

OMC0001
業務用ゲーム基板 TYPE-B

取扱説明書

§ 1: ボード仕様

CPU	川崎マイクロエレクトロニクス製 KL5C80A12(マキシマムモード) システムクロック 最大10MHz(標準搭載のXtalで9.8304MHz) § 2-2:CPU
ROM	最大1MBytes(27C4000 x 2) 物理アドレス 00000h ~ 0FFFFh は固定 物理アドレス 10000h ~ 1FFFFh に15 ページ分バンク切替
RAM	標準64kBytes(62864 x 1) バッテリーバックアップ 物理アドレス 70000h ~ 7FFFFh にマッピング
サウンドROM	最大2MBytes(27C4000 x 4) (256kBytes x 8 ページ バンク切替)
DIPSW	各種設定用(8bit x 2)
バンク切替	ROM やRAM のバンク切替にはCPU 内蔵の I/O ポートは使用しないで外部にラッチを用意。
バス開放機能	基板上に CPU バスおよび CS 信号を配置した拡張用コネクタを配置しており、他の CPU ボードをコネクタに接続出来ます。
サウンド IC	沖電気工業製 MSM6295(ADPCM x 4ch) サンプリングレート: 6.4kHz, 8kHz, 25.6kHz, 32kHz からソフトで選択可能 § 4: サウンド IC
RTC	セイコーインスツルメンツ製 S3510
基板サイズ	180 x 240[mm](4層)
出力端子 52 点	DC モータードライバ(MAX 3A): 4系統 O.C. (MAX 1.5A): 8点 O.C. (MAX 0.5A): 36点
入力端子 32 点	10k プルアップ・CR フィルタ・シュミットトリガ付き

§ 2: システム概要

§ 2-1: 本ボードの概要

本ボードは4層スルーホール基板で作られています。

大容量負荷をドライブする事が可能な出力コネクタが基板にあります。

Appendix A: コネクタ一覧表

サウンドICを搭載しており、音声再生を盛り込んだゲームを提供する事が可能です。

§ 2-2: CPU

本ボードのCPUは、川崎マイクロエレクトロニクス株式会社製のKL5C80A12です。

本ボードは、CPUをマキシマムモードで使用する事を前提として設計しています。

CPU内蔵のMMU機能によって、プログラムROMの全てのデータにアクセスする事を可能にしています。

§ Appendix B: メモリマップ

CPUの仕様書は下記からご請求下さい。

川崎マイクロエレクトロニクス株式会社 〒261-8501 千葉県美浜区中瀬1丁目3番地 TEL.043-296-7414 FAX.043-296-3285 ホームページ http://www.k-micro.com/

CPU回路はDC5V単一電源で動作する設計になっています。

音声アンプを使う場合にはDC12Vを供給して下さい。

その他、外部機構をドライブする際には、回路の定格にご注意下さい。

§ 2-3: 周辺機能

本ボードには以下の周辺機能が搭載されています。

詳細は各章をご覧下さい。

- ・サウンド § 3. サウンドIC
- ・I/O § 4. 入出力
- ・RTC § 5. RTC

§ 2-4. バンク切替

本ボードでは大容量のデータを扱うため、CPU の MMU と I/O エリア上にあるラッチでバンク切替機能を実現しています。バンク切替で物理メモリ空間にマッピング可能な領域の配置については、「Appendix B: メモリマップ」を参照して下さい。

§ 2-4-1. プログラム ROM バンク切替 / 音声 ROM バンク切替

プログラム ROM バンク切替と音声 ROM バンク切替は、同一の I/O ポート(82h)で行います。

82h							
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
-	ABS2	ABS1	ABS0	PBS3	PBS2	PBS1	PBS0

ABS2 ~ ABS0 : 音声 ROM バンク指定

PBS3 ~ PBS0 : プログラム ROM バンク指定

・プログラム ROM 領域には最大 2 個の 27C4000 を実装する事が出来ます。
PBS 設定値と選択される ROM の領域の対応は「Appendix C: バンク切替・物理アドレス対応表」を参照して下さい。

例：ROM1 の 30000H ~ 3FFFFH を物理メモリ空間 10000H ~ 1FFFFH に設定する
I/O の 82h-bit3 ~ bit0 を、0011b に設定する

・音声 ROM 領域には最大 4 個の 27C4000 を実装する事が出来ます。
音声 ROM はメモリマップ上ではなく、サウンド IC に繋がっています。
ABS 設定値と選択される ROM の領域の対応は「Appendix D: バンク切替・物理アドレス対応表」を参照して下さい。

例：ROM20 の 40000H ~ 7FFFFH を再生用に設定する
I/O の 82h-bit6 ~ bit4 を、011b に設定する

§ 2-4-2. バンク切替機能の注意事項

ABS(音声 ROM バンク指定)と PBS(プログラム ROM バンク指定)は同じアドレス上(82h)にあります。
このポートはビット単位での操作が出来ません。また、読み出しも出来ませんので、ソフトウェアによってバッファを用意し、そのバッファに対してビット操作を行ってからバイト単位で書き込みを行う必要があります。

§ 2-5. バッテリバックアップ RAM

本ボードには 64kbytes の SRAM(62864)を実装しています。
この SRAM はリチウムバッテリーでバックアップしています。MAX819L(リセット IC)によって Vcc 電圧低下時には書き込みがプロテクトされます。
この SRAM は物理メモリ空間 70000h ~ 7FFFFh にマッピングされています。

§ 3: サウンド IC

§ 3-1: サウンド IC の概要

本ボードには沖電気株式会社製のサウンド IC、MSM6295 を搭載しています。
本ボードでは、MSM6295 に 512kBytes の ROM が最大 4 個接続可能な回路構成になっています。

サウンド IC のデータシートは下記からご請求下さい。

沖電気工業株式会社 シリコンソリューションカンパニー
〒108-8568 東京都港区高輪2-17-11
ホームページ <http://www.okisemi.com/jp/>

§ 3-2. サウンド IC の操作

サウンド IC は I/O アドレス 40h に接続されており、CPU からの再生命令によって再生を行います。
サウンド IC のレジスタ操作等は MSM6295 データシートをご覧ください。

§ 3-3. 音声 ROM のバンク切替

「§ 2-4-1. プログラム ROM バンク切替 / 音声 ROM バンク切替」を参照して下さい。

§ 3-4. 音声再生速度設定

データ ROM バンク切替は、RTC 制御と同一の I/O ポート(81h)で行います。

81h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
-	ASS1	ASS0	-	-	-	CK	CS

ASS1, ASS0 : 音声再生速度設定
CK, CS : RTC 制御出力

音声再生速度と設定の対応は下表のパラメータで行います。

再生速度(kHz)	ASS1	ASS0
16	0	0
20	0	1
4	1	0
5	1	1

再生中に速度を変更した時の動作は保証しません。

§ 3-5. プログラム例

初期化および音声再生のプログラム例を示します。

```
#define SUCCESS      0
#define FAULT       1

/*
 * void PCMinit( void ) -- MSM6295を初期化する
 */
void PCMinit( void )
{
    char banksw_status;

    outp( 0x40, 0x78 );                /* 全チャンネル再生停止 */
    /* この後、再生速度を設定する */
}

/*
 * char PCMbgm( char BGMnumber ) -- BGMnumberで指定されたBGMを再生する(CH1)
 * 再生開始したらSUCCESSを、再生中であればFAULTを返す
 */
char PCMbgm( BGMnumber )
char BGMnumber;
{
    char pcm_status;
    char number;

    number = BGMnumber & 0x0f;

    pcm_status = inp( 0x40 );
    if( pcm_status & 0x01 != 0 ) return( FAULT ); /* CH1再生中 */

    outp( 0x40, number + 128 );
    outp( 0x40, 0x10 );                /* CH1 */

    return( SUCCESS );
}
```

§ 4: 入出力

この章では、本ボードでの I/O ポートの使用方法を説明します。

§ 4-1. 外付け I/O ポート

80h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
CN6-10	CN6-9	CN6-8	CN6-7	CN6-6	CN6-5	CN6-4	CN6-3

CN6-10 ~ CN6-3 : bit を '1' にすると ACTIVE

このポートは出力専用です。読み出し出来ません。

CN6-10 ~ CN6-3 は、O.C. (TD62064) の制御です。SINK で最大 1.5A の能力がありますが、**常時 1.5A のドライブを許容している、という意味ではありません。詳細は TD62064 の仕様書をご覧ください。**

81h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
-	ASS1	ASS0	-	-	-	CK	CS

ASS1, ASS0 : 音声再生速度設定

CK, CS : RTC 制御

このポートは出力専用です。読み出し出来ません。

ASS1 および ASS0 は音声再生速度の設定です。 § 3-4. 音声再生速度設定

CK および CS は、RTC に対して出力する制御信号です。 § 5-2. RTC との通信

82h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
-	ABS2	ABS1	ABS0	PBS3	PBS2	PBS1	PBS0

ABS2 ~ ABS0 : 音声 ROM バンク指定

PBS3 ~ PBS0 : プログラム ROM バンク指定

このポートは出力専用です。読み出し出来ません。

バンク切替の詳細については、「§ 2-4-1. プログラム ROM バンク切替 / 音声 ROM バンク切替」を参照して下さい。

83h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
CN4-34	CN4-33	CN4-32	CN4-31	CN4-30	CN4-29	CN4-28	CN4-27

CN4-34 ~ CN4-27 : 'L' 入力で bit が '1' になる

このポートは入力専用です。

全てのピンに入力される信号は 10k Ω でプルアップされており、CR フィルタとシュミットインバータを通して入力されています。

(次ページへ続きます)

A0h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
DS18	DS17	DS16	DS15	DS14	DS13	DS12	DS11

C0h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
DS28	DS27	DS26	DS25	DS24	DS23	DS22	DS21

DS18 ~ DS11 : DIPSW1(8 ~ 1)

DS28 ~ DS21 : DIPSW2(8 ~ 1)

DS18 ~ DS11 は DIPSW1 の状態、DS28 ~ DS21 は DIPSW2 の状態が反映されます。
DIPSW を ON にした時に対応する bit が '0' になります。

(次ページへ続きます)

E0h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
CN5-12	CN5-11	CN5-10	CN5-9	CN5-8	CN5-7	CN5-6	CN5-5

E1h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
CN5-20	CN5-19	CN5-18	CN5-17	CN5-16	CN5-15	CN5-14	CN5-13

CN5-20 ~ CN5-5 : bit を '1' にすると ACTIVE

このポートは出力専用です。読み出し出来ません。

CN5-20 ~ CN5-5 は、O.C. (TD62083)の制御です。SINK で最大500mA の能力がありますが、**常時500mA のドライブを許容している、という意味ではありません。**詳細はTD62083の仕様書をご覧ください。

E2h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
M4-DI2	M4-DI1	M3-DI2	M3-DI1	M2-DI2	M2-DI1	M1-DI2	M1-DI1

このポートは出力専用です。読み出し出来ません。

M4(bit7とbit6)、M3(bit5とbit4)、M2(bit3とbit2)、M1(bit1とbit0)の4個のモータードライバー (TA8051P)に接続されています。2bit で正回転 / 逆回転 / ブレーキ / ストップの4状態を選択します。詳細はTA8051Pの仕様書を参照して下さい。

E3h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
CN8-12	CN8-11	CN8-10	CN8-9	CN8-8	CN8-7	CN8-6	CN8-5

E4h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
CN8-20	CN8-19	CN8-18	CN8-17	CN8-16	CN8-15	CN8-14	CN8-13

E5h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
-	-	-	-	CN8-4	CN8-3	CN8-2	CN8-1

CN8-20 ~ CN8-1: bit を '1' にすると ACTIVE

このポートは出力専用です。読み出し出来ません。

CN8-20 ~ CN8-1 は、O.C. (TD62083)の制御です。SINK で最大500mA の能力がありますが、**常時500mA のドライブを許容している、という意味ではありません。**詳細はTD62083の仕様書をご覧ください。

CN8-20 ~ CN8-5 には 1.2k の保護抵抗が直列に入っています。

§ 4-2. CPU 内蔵 I/O ポート

2Ah

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
CN4-8	CN4-7	CN4-6	CN4-5	NMI_	SIO	CN4-4	CN4-3

CN4-8 ~ CN4-3 : 'L' 入力で bit が '1' になる

NMI_ : ウォッチドッグ入力

INT_ : CRTIC 割込み入力

このポートは出力に設定しないで下さい。

NMI_ と SIO を除いた全てのピンに入力される信号は 10k でプルアップされており、CR フィルタとシュミットインバータを通して入力されています。

NMI_ は 31h の bit7 の信号が反転されて入力されています。

SIO は RTC のデータ入出力です。 § 5-2. RTC との通信

2Ch

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
CN4-16	CN4-15	CN4-14	CN4-13	CN4-12	CN4-11	CN4-10	CN4-9

CN4-16 ~ CN4-9 : 'L' 入力で bit が '1' になる

このポートは出力に設定しないで下さい。

全てのピンに入力される信号は 10k でプルアップされており、CR フィルタとシュミットインバータを通して入力されています。

(次ページへ続きます)

30h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
CN4-26	CN4-25	CN4-24	CN4-23	CN5-28	CN5-27	CN5-26	CN5-25

CN4-26 ~ CN4-23 : 'L' 入力で bit が '1' になる

CN5-28 ~ CN5-25 : bit を '1' にすると ACTIVE

このポートは上位 4bit を入力に、下位 4bit を出力に設定して下さい。

CN4-26 ~ CN4-23 ピンに入力される信号は 10kΩ でプルアップされており、CR フィルタとシュミットインバータを通して入力されています。

CN5-28 ~ CN5-25 は、O.C. (TD62083) の制御です。SINK で最大 500mA の能力がありますが、**常時 500mA のドライブを許容している、という意味ではありません。詳細は TD62083 の仕様書をご覧ください。**

31h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
WDT	-	-	-	CN5-24	CN5-23	CN5-22	CN5-21

WDT : 'L' 'H' 出力で NMI 割込が発生する

CN5-24 ~ CN5-21 : bit を '1' にすると ACTIVE

bit7・bit3 ~ 0 は出力に設定して下さい。bit6 ~ 4 は無接続です (プルアップされています)。

WDT は反転して NMI_ 端子に接続されています。

その他のポートは、O.C. (TD62083) の制御です。SINK で最大 500mA の能力がありますが、**常時 500mA のドライブを許容している、という意味ではありません。詳細は TD62083 の仕様書をご覧ください。**

32h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
CN4-22	CN4-21	CN4-20	BACK_	CN4-19	CN4-18	CN4-17	BREQ_

CN4-22 ~ CN4-17 : 'L' 入力で bit が '1' になる

BACK_ : バスアクノリッジ出力

BREQ_ : バスリクエスト入力

BACK_ と BREQ_ を除いた全てのピンに入力される信号は 10kΩ でプルアップされており、CR フィルタとシュミットインバータを通して入力されています。

BACK_ と BREQ_ は CPU バスの制御線です。

§ 5:RTC

§ 5-1.RTCの概要

本ボードにはセイコーインスツルメンツ社製 S3510 が搭載されています。
この RTC はシリアル通信によって時刻の設定及び取得を行います。
RTC の時刻情報は SRAM のバックアップ電源によって保持されています。

RTC の仕様書は下記からご請求下さい。

セイコーインスツルメンツ株式会社 〒261-8507 千葉県美浜区中瀬1丁目8 TEL.043-211-1111 ホームページ http://www.sii.co.jp/
--

§ 5-2.RTC との通信

RTC との通信は、SIO・CS・CK_ の3本によって行います。

81h

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
-	ASS1	ASS0	-	-	-	CK	CS

2Ah

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
CN4-8	CN4-7	CN4-6	CN4-5	NMI	SIO	CN4-4	CN4-3

SIO は通信の状況に応じてポートの方向を入力と出力に切り替えて下さい。
時刻の設定及び取得のコマンド等については、S3510 のデータシートを参照して下さい。

§ Appendix A: コネクタ一覧表

ピン番号	信号名	入出力方向	信号詳細
CN1(JST:B6P-VH)			
1	GND		電源
2	GND		電源
3	+5V		電源
4	+5V		電源
5	+12V		電源
6	+12V		電源

CN2(JST:B5P-SHF-1AA)			
1	ボリューム		
2	ボリューム		ボリューム中点
3	ボリューム		
4	スピーカ(+)		
5	スピーカ(-)		

CN3(JST:B18P-SHF-1AA)			
1	A0h-bit0	入力	10k プルアップ/ディップスイッチ1-1
2	A0h-bit1	入力	10k プルアップ/ディップスイッチ1-2
3	A0h-bit2	入力	10k プルアップ/ディップスイッチ1-3
4	A0h-bit3	入力	10k プルアップ/ディップスイッチ1-4
5	A0h-bit4	入力	10k プルアップ/ディップスイッチ1-5
6	A0h-bit5	入力	10k プルアップ/ディップスイッチ1-6
7	A0h-bit6	入力	10k プルアップ/ディップスイッチ1-7
8	A0h-bit7	入力	10k プルアップ/ディップスイッチ1-8
9	C0h-bit0	入力	10k プルアップ/ディップスイッチ2-1
10	C0h-bit1	入力	10k プルアップ/ディップスイッチ2-2
11	C0h-bit2	入力	10k プルアップ/ディップスイッチ2-3
12	C0h-bit3	入力	10k プルアップ/ディップスイッチ2-4
13	C0h-bit4	入力	10k プルアップ/ディップスイッチ2-5
14	C0h-bit5	入力	10k プルアップ/ディップスイッチ2-6
15	C0h-bit6	入力	10k プルアップ/ディップスイッチ2-7
16	C0h-bit7	入力	10k プルアップ/ディップスイッチ2-8
17	GND		
18	GND		

ピン番号	信号名	入出力方向	信号詳細
CN4(松下電工:AXM234101)			
1	GND		
2	GND		
3	2Ah-bit0	入力	10k プルアップ/CRフィルタ/シュミット入り
4	2Ah-bit1	入力	10k プルアップ/CRフィルタ/シュミット入り
5	2Ah-bit4	入力	10k プルアップ/CRフィルタ/シュミット入り
6	2Ah-bit5	入力	10k プルアップ/CRフィルタ/シュミット入り
7	2Ah-bit6	入力	10k プルアップ/CRフィルタ/シュミット入り
8	2Ah-bit7	入力	10k プルアップ/CRフィルタ/シュミット入り
9	2Ch-bit0	入力	10k プルアップ/CRフィルタ/シュミット入り
10	2Ch-bit1	入力	10k プルアップ/CRフィルタ/シュミット入り
11	2Ch-bit2	入力	10k プルアップ/CRフィルタ/シュミット入り
12	2Ch-bit3	入力	10k プルアップ/CRフィルタ/シュミット入り
13	2Ch-bit4	入力	10k プルアップ/CRフィルタ/シュミット入り
14	2Ch-bit5	入力	10k プルアップ/CRフィルタ/シュミット入り
15	2Ch-bit6	入力	10k プルアップ/CRフィルタ/シュミット入り
16	2Ch-bit7	入力	10k プルアップ/CRフィルタ/シュミット入り
17	32h-bit1	入力	10k プルアップ/CRフィルタ/シュミット入り
18	32h-bit2	入力	10k プルアップ/CRフィルタ/シュミット入り
19	32h-bit3	入力	10k プルアップ/CRフィルタ/シュミット入り
20	32h-bit5	入力	10k プルアップ/CRフィルタ/シュミット入り
21	32h-bit6	入力	10k プルアップ/CRフィルタ/シュミット入り
22	32h-bit7	入力	10k プルアップ/CRフィルタ/シュミット入り
23	30h-bit4	入力	10k プルアップ/CRフィルタ/シュミット入り
24	30h-bit5	入力	10k プルアップ/CRフィルタ/シュミット入り
25	30h-bit6	入力	10k プルアップ/CRフィルタ/シュミット入り
26	30h-bit7	入力	10k プルアップ/CRフィルタ/シュミット入り
27	83h-bit0	入力	10k プルアップ/CRフィルタ/シュミット入り
28	83h-bit1	入力	10k プルアップ/CRフィルタ/シュミット入り
29	83h-bit2	入力	10k プルアップ/CRフィルタ/シュミット入り
30	83h-bit3	入力	10k プルアップ/CRフィルタ/シュミット入り
31	83h-bit4	入力	10k プルアップ/CRフィルタ/シュミット入り
32	83h-bit5	入力	10k プルアップ/CRフィルタ/シュミット入り
33	83h-bit6	入力	10k プルアップ/CRフィルタ/シュミット入り
34	83h-bit7	入力	10k プルアップ/CRフィルタ/シュミット入り

(次ページへ続きます)

ピン番号	信号名	入出力方向	信号詳細
CN5(松下電工:AXM230101)			
1	GND		
2	GND		
3	GND		
4	GND		
5	E0h-bit0	出力	O.C. SINK MAX0.5A
6	E0h-bit1	出力	O.C. SINK MAX0.5A
7	E0h-bit2	出力	O.C. SINK MAX0.5A
8	E0h-bit3	出力	O.C. SINK MAX0.5A
9	E0h-bit4	出力	O.C. SINK MAX0.5A
10	E0h-bit5	出力	O.C. SINK MAX0.5A
11	E0h-bit6	出力	O.C. SINK MAX0.5A
12	E0h-bit7	出力	O.C. SINK MAX0.5A
13	E1h-bit0	出力	O.C. SINK MAX0.5A
14	E1h-bit0	出力	O.C. SINK MAX0.5A
15	E1h-bit0	出力	O.C. SINK MAX0.5A
16	E1h-bit0	出力	O.C. SINK MAX0.5A
17	E1h-bit0	出力	O.C. SINK MAX0.5A
18	E1h-bit0	出力	O.C. SINK MAX0.5A
19	E1h-bit0	出力	O.C. SINK MAX0.5A
20	E1h-bit0	出力	O.C. SINK MAX0.5A
21	31h-bit0	出力	O.C. SINK MAX0.5A
22	31h-bit1	出力	O.C. SINK MAX0.5A
23	31h-bit2	出力	O.C. SINK MAX0.5A
24	31h-bit3	出力	O.C. SINK MAX0.5A
25	30h-bit0	出力	O.C. SINK MAX0.5A
26	30h-bit1	出力	O.C. SINK MAX0.5A
27	30h-bit2	出力	O.C. SINK MAX0.5A
28	30h-bit3	出力	O.C. SINK MAX0.5A
29	COM		TRアレイCOM端子
30	COM		TRアレイCOM端子

CN6(JST:B12P-SHF-1AA)

1	GND		
2	GND		
3	80h-bit0	出力	O.C. SINK MAX1.5A
4	80h-bit1	出力	O.C. SINK MAX1.5A
5	80h-bit2	出力	O.C. SINK MAX1.5A
6	80h-bit3	出力	O.C. SINK MAX1.5A
7	80h-bit4	出力	O.C. SINK MAX1.5A
8	80h-bit5	出力	O.C. SINK MAX1.5A
9	80h-bit6	出力	O.C. SINK MAX1.5A
10	80h-bit7	出力	O.C. SINK MAX1.5A
11	COM		TRアレイCOM端子
12	COM		TRアレイCOM端子

(次ページへ続きます)

ピン番号	信号名	入出力方向	信号詳細
CN7(JST:B12P-SHF-1AA)			
1	GND		
2	GND		
3	E2h-bit0 &	出力	モーター1(+)
4	E2h-bit1	出力	モーター1(-)
5	E2h-bit2 &	出力	モーター2(+)
6	E2h-bit3	出力	モーター2(-)
7	E2h-bit4 &	出力	モーター3(+)
8	E2h-bit5	出力	モーター3(-)
9	E2h-bit6 &	出力	モーター4(+)
10	E2h-bit7	出力	モーター4(-)
11	モーター用電源		ドライバ(TA8051P)の電源端子に直結
12	モーター用電源		ドライバ(TA8051P)の電源端子に直結

CN8(松下電工:AXM220101)

1	E5h-bit0	出力	O.C. SINK MAX0.5A
2	E5h-bit1	出力	O.C. SINK MAX0.5A
3	E5h-bit2	出力	O.C. SINK MAX0.5A
4	E5h-bit3	出力	O.C. SINK MAX0.5A
5	E3h-bit0	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
6	E3h-bit1	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
7	E3h-bit2	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
8	E3h-bit3	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
9	E3h-bit4	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
10	E3h-bit5	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
11	E3h-bit6	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
12	E3h-bit7	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
13	E4h-bit0	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
14	E4h-bit1	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
15	E4h-bit2	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
16	E4h-bit3	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
17	E4h-bit4	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
18	E4h-bit5	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
19	E4h-bit6	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り
20	E4h-bit7	出力	O.C. SINK MAX0.5A/1.2k 保護抵抗入り

(次ページへ続きます)

ピン番号	信号名	入出力方向	信号詳細
CN9(松下電工:AXM250101)			
1	GND		
2	GND		
3	+5V		
4	+5V		
5	D0	入出力	データバス
6	D1	入出力	データバス
7	D2	入出力	データバス
8	D3	入出力	データバス
9	D4	入出力	データバス
10	D5	入出力	データバス
11	D6	入出力	データバス
12	D7	入出力	データバス
13	A0	出力	アドレスバス
14	A1	出力	アドレスバス
15	A2	出力	アドレスバス
16	A3	出力	アドレスバス
17	A4	出力	アドレスバス
18	A5	出力	アドレスバス
19	A6	出力	アドレスバス
20	A7	出力	アドレスバス
21	A8	出力	アドレスバス
22	A9	出力	アドレスバス
23	A10	出力	アドレスバス
24	A11	出力	アドレスバス
25	A12	出力	アドレスバス
26	A13	出力	アドレスバス
27	A14	出力	アドレスバス
28	A15	出力	アドレスバス
29	A16	出力	アドレスバス
30	A17	出力	アドレスバス
31	A18	出力	アドレスバス
32	MRD	出力	CPU制御線
33	MWR	出力	CPU制御線
34	IORD	出力	CPU制御線
35	IOWR	出力	CPU制御線
36	WAIT	出力	CPU制御線
37	BREQ	出力	CPU制御線
38	BACK	出力	CPU制御線
39	RESET	出力	CPU制御線
40	(NC)		
41	(NC)		
42	(NC)		
43	(NC)		
44	(NC)		
45	(NC)		
46	(NC)		
47	(NC)		
48	(NC)		
49	(NC)		
50	(NC)		

(次ページへ続きます)

ピン番号	信号名	入出力方向	信号詳細
CN10(松下電工: A X M210101)			
1	BFSIO		バグファインダ
2	CK		バグファインダ
3	+5V		
4	GND		
5	(NC)		
6	(NC)		
7	(NC)		
8	(NC)		
9	(NC)		
10	(NC)		

§ Appendix B: メモリマップ

00000H	プログラムROM (ページ0)				
0FFFFH					
10000H	プログラムROM (ページ0)	プログラムROM (ページ1)	プログラムROM (ページ2)	...	プログラムROM (ページ15)
1FFFFH					
20000H	未使用				
6FFFFH					
70000H	ワークRAM				
7FFFFH					
80000H	未使用				
FFDFH					
FFE00H	CPU内蔵RAM				
FFFFH					

§ Appendix C: バンク切替・物理アドレス対応表

・PBS(プログラムROMバンク選択)

バンク設定	CPUアドレス	ROM番号	ROMアドレス	摘要
PBS 3 2 1 0				
* * * *	00000 ~ 0FFFF	ROM1	00000 ~ 0FFFF	プログラムROM
0 0 0 0	10000 ~ 1FFFF	ROM1	00000 ~ 0FFFF	プログラムROM
0 0 0 1		ROM1	10000 1FFFF	
0 0 1 0		ROM1	20000 2FFFF	
0 0 1 1		ROM1	30000 3FFFF	
0 1 0 0		ROM1	40000 4FFFF	
0 1 0 1		ROM1	50000 5FFFF	
0 1 1 0		ROM1	60000 6FFFF	
0 1 1 1		ROM1	70000 7FFFF	
1 0 0 0		ROM2	00000 0FFFF	プログラムROM
1 0 0 1		ROM2	10000 1FFFF	
1 0 1 0		ROM2	20000 2FFFF	
1 0 1 1		ROM2	30000 3FFFF	
1 1 0 0		ROM2	40000 4FFFF	
1 1 0 1		ROM2	50000 5FFFF	
1 1 1 0		ROM2	60000 6FFFF	
1 1 1 1		ROM2	70000 7FFFF	

・ABS(音声ROMバンク選択)

バンク設定	CPUアドレス	ROM番号	ROMアドレス	摘要
ABS 2 1 0				
0 0 0		ROM19	00000 ~ 3FFFF	音声ROM
0 0 1		ROM19	40000 7FFFF	
0 1 0		ROM20	00000 ~ 3FFFF	音声ROM
0 1 1		ROM20	40000 7FFFF	
1 0 0		ROM21	00000 ~ 3FFFF	音声ROM
1 0 1		ROM21	40000 7FFFF	
1 1 0		ROM22	00000 ~ 3FFFF	音声ROM
1 1 1		ROM22	40000 7FFFF	

弊社は、技術的改良などの理由により予告なく製品を変更、製造中止またはサービスの提供を中止することがありますので、お客様は、発注される前に、これから参照しようとする情報が最新かつ完全なものであることを確認するため、最新版の情報を取得するようお勧めします。

全ての製品はお客様と弊社との間に取引契約が締結されている場合は、当該契約条件に基づき、また取引契約が締結されていない場合は、ご注文の受諾の際に提示される保証、特許侵害、責任制限に関する条項を含む弊社の標準販売契約約款に従って販売されます。

弊社は、その製品が弊社の標準保証条件に従い販売時の仕様書に対応した性能を有していること、またはお客様と弊社との間で合意された保証条件に従い合意された仕様書に対応した性能を有していることを保証します。検査およびその他の品質管理手法は、弊社が当該保証を支援するのに必要とみなす範囲で行なっています。各製品の全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

弊社製品を使用しているお客様の製品についてはお客様が責任を負っています。お客様の製品について想定されうる危険を最小のものとするため、製品固有の障害発生要因もしくは組み合わせによる障害発生要因を減らすための、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。



株式会社ピコシステムズ

本社: 〒270-0017 千葉県松戸市幸谷332-7

東京事業所: 〒124-0021 東京都葛飾区細田3-9-37 ライオンズマンション京成高砂213号室

TEL: 03-5889-8906 FAX: 03-5889-8916

Pico Systems Web: <http://www.pico-ltd.co.jp/>